

⑫ Int. Cl.

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)3月2日

G 06 F 7/00  
H 03 K 17/00  
19/00  
19/177

E-7313-5B  
Z-7190-5J  
Z-8326-5J  
7328-5J

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 電子装置

⑮ 特 願 昭61-193219

⑯ 出 願 昭61(1986)8月19日

⑰ 発 明 者 井 川 智 大阪府門真市大字門真1006番地 松下電器産業株式会社内  
⑱ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地  
⑲ 代 理 人 弁理士 中尾 敏男 外1名

明 細 書

1. 発明の名称

電子装置

2. 特許請求の範囲

複数の論理装置と、これらの論理装置間の接続関係を規定する記憶素子とを備え、これらの記憶素子の内容を外部から書き換える書き換え手段を具備したことを特徴とする電子装置。

3. 発明の詳細な説明

産業上の利用分野

本発明は、各種の論理機能を実現するために、必要に応じて内部の配線を自由に組換えることができる電子装置に関するものである。

従来の技術

一般に、LSIを開発する途中の段階において、実時間の論理検証を行うための試作回路基板が作られることが多い。しかし、通常、LSIは素組規模が大きく、内蔵する論理回路の量も多いため、それと等価な回路基板を制作する作業には多大の時間と費用とマンパワーを必要とする。試作回路

基板は多くの場合、小規模な複合論理装置、すなわちSSIまたはMSIを多数組合せて実現される。このようにして構成された回路基板はおうおうにして基板面積や基板枚数が大きくなる傾向にある上、回路の修正が困難である。

このようなSSI、MSIの問題点を補うものとしてPROM (プログラマブル・リード・オンリ・メモリ) またはPLA (プログラマブル・ロジック・アレイ) 等のフェーズ型論理装置が用いられていた。これは論理装置の製造後、使用者の要求する論理機能に依り、論理装置に内蔵されたフェーズのうち、特定のもののみを外部から導出し、目的の論理回路を得るものである。

PROMあるいはPLA等のフェーズ型論理装置を用いることによって試作回路基板の基板面積を小さくすることができるようになった。

第3図にPROM、PLA、SSIおよびMSI等を用いた従来の試作回路基板の回路の一例を示す。図において、9a~9dはPROM、PLA、SSIおよびMSI等の論理装置であり、これら

の論理装置間に特定の接続が規定されている。この論理装置間の特定の接続は、述作面を介して上では特定の配線という形で実現され、所望の論理機能が得られるものとなる。

発明が解決しようとする問題点

しかしながら上記のような構成では、PROM、PLA、SSIおよびMSI等の論理装置間の接続関係を特定の配線によって実現するので、まずワイアラッピング、半田付け、配線のプリント等の配線実現の作業が必要となる。これらの作業の多くの部分は人手で行われるために、多くの時間を必要とする上に、誤りの混入が避けられない。また、一旦配線が行われてしまうと、論理の大幅な変更が困難であるという欠点もあった。

本発明は上記問題点に鑑み、多量の論理機能を実現するために、必要に応じて内部の配線を自由に組換えることができる電子装置を提供するものである。

問題点を解決するための手段

上記問題点を解決するために本発明の電子装置

成例を示す。同図において1a~1w、2a~2cは接続関係を記憶する記憶素子を備えた接点である。同図の配線交換装置は四方向に各2本ずつ計8本の配線の交換を行うことができる。ここで接続関係を記憶する記憶素子の記憶内容を交換することにより、任意の配線交換を行うことができる。

第3図例に配線交換装置の接点の構成例を示す。同図において、11a、11bは接続関係を記憶するフリップ・フロップ、12a、12bはフリップ・フロップ11a、11bの出力値によって開閉するゲートである。フリップ・フロップ11aの出力は論理"0"であり、このとき、ゲート12aは閉じた状態であるので接続関係は成立していない。この状態を第3図例の交点1aのように半に○印をつけて表わすことにする。

一方、フリップ・フロップ11bの出力は論理"1"であり、このとき、ゲート12bは開いた状態であるので接続関係が成立している。この状態を第3図例の交点1bのように◎印をつけて表わすことにする。

は、複数の論理装置とこれら論理装置間の接続関係を規定する記憶素子とを備えたものである。

作用

本発明は上記した構成によって、電子装置に内蔵された記憶素子の記憶内容を外部から書き換えることにより、容易に各種の論理機能を実現することができることとなる。

実施例

以下本発明の一実施例の電子装置について図面を参照しながら説明する。第1図ないし第4図において同一符号は同一または相当部分であることを示す。第1図は本発明の一実施例における電子装置を示したものである。第1図において、1は配線交換装置、2はあらかじめ付設された配線である。本電子装置にはあらかじめ、PLA、PROM、MSI等の論理装置を設置するための

ソケットが配置されており、これらソケット間を縦横に配線が付設されている。そして配線の交叉箇所には配線交換装置が設置されていて、任意に配線の交換ができる。第2図に配線交換装置の構

次に、上記第3図の回路を用いて、実際に配線交換を実現したものを第4図例に示す。第4図例では各交点の接続関係を記憶するフリップ・フロップのみを抽出して一つのシフト・レジスタ15にまとめている。このシフト・レジスタ15の各ビットの出力は、番号の対応する交点へ接続されており、それぞれ第3図で示す回路を構成している。

このシフト・レジスタ15に対し、シフト入力端子12とシフト・クロック端子13を用いて、第4図例に示すようなビット・パターンを入力すると、論理"1"を出力しているビットに対応する2a~2cにのみ接続関係を生じ、1a~1wの各交点では接続関係を生じない。従って、第4図例のビット・パターンの場合は、第4図例の配線と等価になる。

シフト・レジスタ15に入力するビット・パターンを変えれば、他の配線接続を実現することができる。また、シフト出力端子14に、シフト・レジスタ15に蓄込んだ内容を読出す場合や、他

の配線交換装置のシフト・レジスタ上の接続のた  
めに用いる。

#### 発明の効果

以上のように本発明は、複数の論理装置と、こ  
れらの論理装置間の接続関係を規定する配線素子  
とを備えることにより、内蔵された配線素子の内  
容を書換えるだけで各種の論理機能を実現するこ  
とができる。

#### 4. 図面の簡単な説明

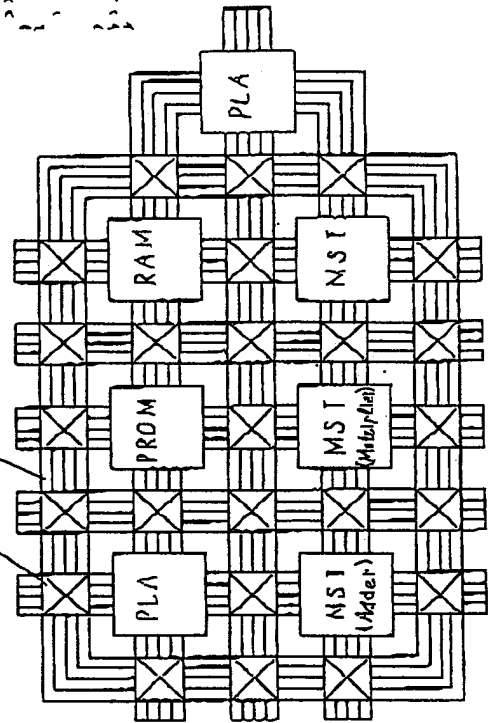
第1図は本発明の一実施例における電子装置の  
構成図、第2図、第4図は第1図の配線交換装置  
の構成図、第3図は第2図の接点の回路図、第5  
図は従来の電子装置の回路図である。

1、4……配線交換装置、2、31~38……  
配線、1a~1w、2a~2e……交点、11a、  
11b……フリップ・フロップ、12a、12b  
……ゲート。

代理人の氏名 弁理士 中尾敏男 ほか1名

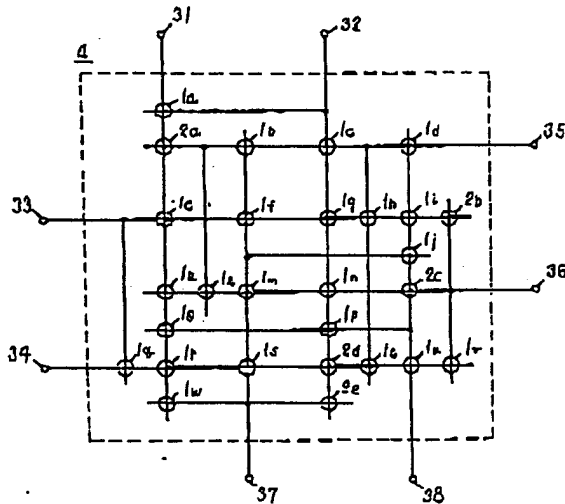
1……配線交換装置  
2……配線

第1図



第2図

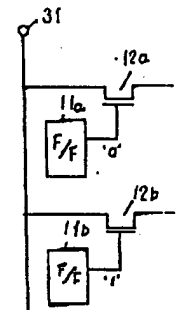
1a~1w、2a~2e……交点  
4……配線交換装置



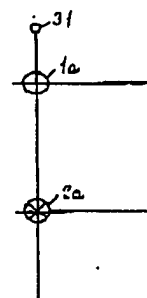
第3図

11a、11b……フリップ・フロップ7475、7476、7477  
12a、12b……2入力ANDゲート

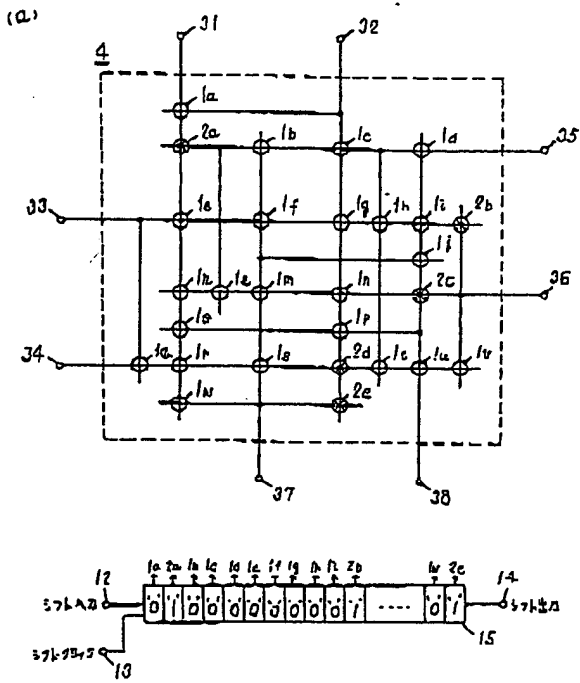
(a)



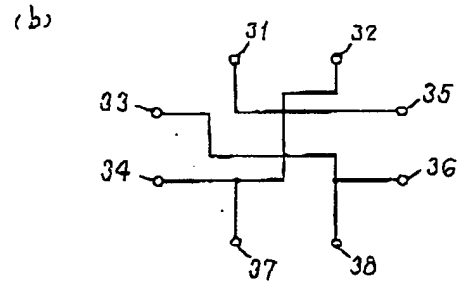
(b)



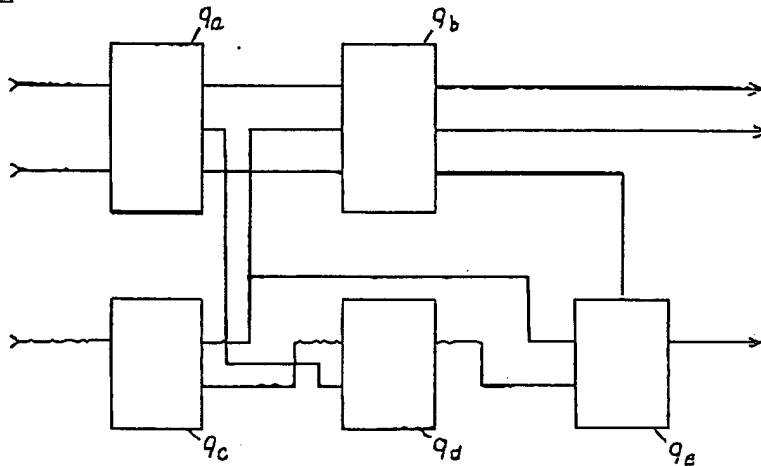
第 4 図



第 4 図



第 5 図



M 12-04-01

01

Patent Laid-Open Number: 63-49831/1988

Laid-Open Date: March 2, 1988

Application Number: 61-193219/1986

Application Date: August 19, 1986

IPC's: G 06 F 7/00

H 03 K 17/00, 19/00, 19/177

Request for Examination: Not made

Inventor: S. Igawa

Applicant: Matsushita Electric Industrial Co., Ltd.

Title of the Invention: ELECTRONIC DEVICE

#### Specification

##### 1. Title of the Invention

ELECTRONIC DEVICE

##### 2. Claim

An electronic device characterized by comprising a plurality of logical units, and storage elements specifying relations of connections among the logical units, the electronic device being provided with rewriting means for rewriting contents of the storage elements from outside.

##### 3. Detailed Description of the Invention

###### Industrial Field of Application

The present invention relates to an electronic device which can freely change a combination of internal wiring as necessary from outside the device for realization of various kinds of logical functions.

###### Prior Art

In general, in the course of a step of developing an LSI, an experimental circuit board is often provided for carrying out a real time examination of functions of the LSI. The LSI, however, usually has a large scale of integration with a large number of built-in logic circuits. This therefore requires much time, expense and labor in work of making the experimental circuit board equivalent to the LSI. In many cases, the experimental circuit board is brought into realization by combining a large number of small scale logical units, namely SSIs or MSIs. Thus constituted circuit board tends to have an increased board area and increased number of the boards together with difficulty in carrying out correction of the circuit.

In order to compensate for such disadvantages in combining the SSI or MSI, a phase type logical unit such as a PROM (programmable read only memory) or a

# MORRIS

PLA (programmable logic array) was used. In such a logical unit, after being produced, according to logical functions a user requires, specified phases or those contained in the logical unit are cut out by being fused from outside to be obtained as desired logic circuits.

Use of the phase type logical units such as PROMs or and PLAs allowed the area of the experimental circuit board to be reduced.

An example of a circuit of a conventional experimental circuit board, in which PROMs, PLAs, SSIs, MSIs, etc. are used, is shown in FIG. 5. In the figure, numerals and characters 9a to 9e denote logical units such as PROMs, PLAs, SSIs and MSIs with specified connections provided among the logical units. The specified connections among the logical units are realized in a form of a specified wiring on the experimental circuit board to provide desired logical functions.

## Problems to be Solved by the Invention

In the above constitution, however, the specified wiring realizing relations of connections among the logical units such as PROMs, PLAs, SSIs and MSIs first requires work of realizing the wiring such as wire wrapping, soldering and wire printing. Most part of the work is carried out by workers to require much time and be accompanied with unavoidable errors. Moreover, there is a drawback of making it difficult to make a substantial change in logic after the wiring has been once completed.

In view of foregoing, it is an object of the present invention to provide an electronic device which can freely change a combination of internal wiring as necessary for realization of various kinds of logical functions.

## Means for Solving the Problems

In order to solve the above problems, an electronic device according to the present invention comprises a plurality of logical units, and storage elements specifying relations of connections among the logical units.

## Function

With the above constitution, the present invention allows various kinds of logical functions to be easily brought into realization by rewriting from outside contents stored in the storage elements

3

M I S S I L E

contained in the electronic device.

#### Example

An example of an electronic device according to the present invention will be explained in the following with reference to the drawings. In FIG. 1 to FIG. 4, the same reference numerals and characters denote the same or corresponding parts. FIGURE 1 shows an electronic device in an example of the present invention. In FIG. 1, numeral 1 denotes a wiring-changing unit and numeral 2 denotes wiring provided beforehand. In the electronic device, there are provided sockets beforehand for setting logical units such as PLAs, PROMs and MSIs. Among the sockets the wiring are provided crosswise. At an intersection of the wiring, there is provided a wiring-changing unit to allow the wiring to be arbitrarily changed. In FIGURE 2, there is shown an example of a configuration of the wiring-changing unit. In the figure, numerals and characters 1a to 1w and 2a to 2e denote connection points provided with storage elements for storing relations of connections. In the wiring-changing unit shown in the figure, wiring of two lines can be changed in each of the four directions, eight lines in total. Here, by rewriting contents of the storing elements for storing the relations of connections, the wiring can be changed arbitrarily.

In (a) of FIG. 3, there is shown an example of a configuration including some connection points in the wiring-changing unit. In the figure, each of numerals and characters 11a and 11b denotes a flip-flop for storing a relation of connection, and each of numerals 12a and 12b denotes a gate that opens and closes depending on an output value of each of the flip-flops 11a and 11b. The output of the flip-flop 11a is a logic "0" for which the gate 12a is in being closed not to hold a relation of being connected. The condition is to be exhibited simply with a mark of "0" as shown at an intersection 1a in (b) of FIG. 3.

While, an output of the flip-flop 11b is a logic "1" for which the gate 12b is in being opened to hold a relation of being connected. The condition is to be exhibited simply with a mark of "1" as shown at an intersection 1b in (b) of FIG. 3.

Next, in (a) of FIG. 4, there is shown the

11 04 01

wiring-changing unit in which the wiring change is actually brought into realization by using the circuits shown in FIG. 3. In (a) of FIG. 4, a shift register 15 is only constituted of flip-flops each picked up for storing a relation of connection at each of the intersections. The outputs of bits of the shift register 15 are connected to intersections with numbers corresponding to those of bits, respectively, to constitute the circuit shown in FIG. 3.

To the shift register 15, a bit pattern as shown in (a) of FIG. 4 is inputted with a shift input terminal 12 and a shift clock terminal 13 being used. Then, the shift register 15 provides relations of being connected only for the intersections 2a to 2e corresponding to respective bits outputting logic "1" without providing the relation of being connected for each of the intersections 1a to 1w. Thus, for the bit pattern as shown in (a) of FIG. 4, the wiring in the unit becomes equivalent to that shown in (b) of FIG. 4.

By changing a bit pattern being inputted to the shift register 15, another wiring connection can be brought into realization. A shift output terminal 14 is used for reading out contents written in the shift register 15 or for connecting it with a shift register of another wiring-changing unit.

#### Effects of the Invention

As is described above, the electronic device according to the present invention comprises a plurality of logical units, and storage elements specifying relations of connections among the logical units, by which various kinds of logical functions can be brought into realization only by rewriting contents stored in the storage elements contained in the electronic device.

#### 4. Brief Description of the Drawings

FIGURE 1 is a diagram showing a configuration of an electronic device in an example according to the present invention; FIGURE 2 and FIGURE 4 are diagrams showing configurations of a wiring-changing unit shown in FIGURE 1; FIGURE 3 is a circuit diagram of a connection point shown in FIGURE 2; and FIGURE 5 is a circuit diagram of a conventional electronic device.  
1, 4 ... wiring-changing unit,      2, 31 to 38 ... wiring,  
1a to 1w, 2a to 2e ... intersections,    11a, 11b ...



M 12-04-01

flip-flop,  
12a, 12b ... gate.

M 10-04-01

FIG. 1

1 ... wiring-changing unit  
2 ... wiring

FIG. 2

1a to 1w, 2a to 2e ... intersections  
4 ... wiring-changing unit

FIG. 3

11a, 11b ... flip-flop for storing a relation of  
connection  
12a, 12b ... switching gate

FIG. 4

(a)

12 shift input  
13 shift clock  
14 shift output

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**